**josafa santiago**

josafa.alencar.santiago60@aluno.ifce.edu.br

IP: 2804:2d5c:a0:424:b53c:2b70:fecd:d487

**SEMB-P2**

**SEMB.IFCE**

**Answers**

**** Correctly answered Incorrectly answered Missed correct option All Questions **9** Correct **1** Partially Correct **7** Incorrect

**Question 1 of 17**

AAA

**66.7%**

Points:

Duration:

Date started: Date finished: 0 Left

12 out of 18

00:40:02

Mon 31 Aug '20 16:10 Mon 31 Aug '20 16:50

As primeiras aplicações embarcadas eram escritas em linguagem \_\_\_\_\_\_\_\_\_\_\_\_\_\_ . Uma das razões para isso era \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_.

*Answer given:*

**assembly, software simples

*Accepted answers:*

Assembly, a falta de compiladores

Assembly, a baixa complexidade das aplicações

**Points:** 2 out of 2

**Question 2 of 17**

AA

Uma redução de energia de um sistema digital necessariamente está associada a uma redução na potência.

Correct answer: **B)**

Selected answer: **A)**

**A) B)**

True False

**Points:** 0 out of 1

**Question 3 of 17**

A

Na comunicação síncrona, transmissor e receptor usam o mesmo sinal de clock. É o caso da UART.

Correct answer: **B)**

Selected answer: **B)**

**A)**

True

**B)**

False

**Points:** 1 out of 1

**Question 4 of 17**

AA

As funções (em software) que usam os recursos de um ASIP (Application-Specific Instruction set Processor) são escritas originalmente em assembly.

Correct answer: **A)**

Selected answer: **A)**

**A) B)**

True False

**Points:** 1 out of 1

**Question 5 of 17**

AAA

A introdução de cache no sistema é uma estratégia para diminuir o tempo de computação de uma aplicação. A desvantagem desse método é o aumento da potência.

Correct answer: **B)**

Selected answer: **A)**

**A) B)**

True False

**Points:** 0 out of 1

**Question 6 of 17**

A

O aumento da complexidade das aplicações embarcadas levou ao uso de linguagens de mais alto nível de abstração.

Correct answer: **A)**

Selected answer: **A)**

**A) B)**

True False

**Points:** 1 out of 1

**Question 7 of 17**

A

Substituir o algoritmo é uma estratégia para diminuir o tempo de computação de uma aplicação. Adicionalmente, esse método pode diminuir a energia.

Correct answer: **A)**

Selected answer: **A)**

**A) B)**

True False

**Points:** 1 out of 1

**Question 8 of 17**

A

Um processador (CPU) apresenta menor \_\_\_\_\_\_\_\_\_\_ e maior \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ como vantagens, se comparado com um circuito dedicado.

*Answer given:*

**custo, flexibilidade

*Accepted answers:*

custo por unidade, flexibilidade

custo por unidade; flexibilidade

custo, flexibilidade

preço por unidade, flexibilidade

preço por unidade; flexibilidade

preço, flexibilidade

preço; flexibilidade

**Points:** 2 out of 2

**Question 9 of 17**

AAA

A técnica de salto de freqüência do padrão Bluetooth contribui para aumentar a sua taxa de transmissão.

Correct answer: **B)**

Selected answer: **B)**

**A) B)**

True False

**Points:** 1 out of 1

**Question 10 of 17**

AAA

O ASIC e o FPGA são equivalentes em sua capacidade de produzir hardware específico. Entretanto, o ASIC pode oferecer maior desempenho (velocidade) e eficiência energética.

Correct answer: **A)**

Selected answer: **A)**

**A) B)**

True False

**Points:** 1 out of 1

**Question 11 of 17**

AAA

Um exemplo de arquitetura (ISA) personalizada pra um certo domínio de aplicação é o DSP. Essa estratégia permite uma menor potência dissipada pelo dispositivo podendo manter o tempo de computação de um processador de propósito geral.

Correct answer: **A)** Selected answer: **B)**

**A) B)**

True False

**Points:** 0 out of 1

**Question 12 of 17**

A

Um SoC (*System on Chip*) é composto de Processador, Memórias e dispositivos de E/S.

Correct answer: **A)**

Selected answer: **A)**

**A) B)**

True False

**Points:** 1 out of 1

**Question 13 of 17**

A

A taxa (ou freqüência) de um conversor analógico-digital se refere ao numero de digitalizações feitas por unidade de tempo.

Correct answer: **A)**

Selected answer: **B)**

**A) B)**

True False

**Points:** 0 out of 1

**Question 14 of 17**

A

Um processador *soft-core* (implementado em FPGA) apresenta menor eficiência energética que um processador "de prateleira" equivalente.

Correct answer: **A)**

Selected answer: **B)**

**A) B)**

True False

**Points:** 0 out of 1

**Question 15 of 17**

AA

Um motor opera a 1000 rpm quando submetido a uma tensão de 5,0V. Considere a disponibilidade de um driver PWM que fornece 5V quando em nível alto e 0V quando em nível baixo. O valor de ciclo de trabalho (razão cíclica ou Duty cycle) para que o motor opere a 450 rpm é \_\_\_\_\_\_\_\_\_\_.

*Answer given:*

**1,8

*Accepted answers:*

0,45

0.45

**Points:** 0 out of 1

**Question 16 of 17**

AA2

O(s) \_\_\_\_\_\_\_\_\_\_ apresentam menor flexibilidade e maior tempo de prototipação como desvantagens em relação aos Reconfiguráveis.

*Answer given:*

**ASIC

*Accepted answers:*

ASIC

**Points:** 1 out of 1

**Question 17 of 17**

Generic

Qual o grau de dificuldade dessa avaliação?

Correct answer: **A) B) C) D) E)**

Selected answer: **C)**

**A) B) C) D) E)**

Muito Fácil Fácil

Média

Difícil

Muito Difícil

**Points:** 0 out of 0 www.classmarker.com